



Realização:



Apoio:

**XVII CIC
X ENPOS**

Conhecimento sem fronteiras

XVII Congresso de Iniciação Científica

X Encontro de Pós-Graduação

11, 12, 13 e 14 de novembro de 2008

Arquitetura Dedicada para o Bloco das Transformadas Diretas do Padrão H.264/AVC de Compressão de Vídeo Focando a Predição Intra-Quadros

Autor(es): SAMPAIO, Felipe; DORNELLES, Robson; PALOMINO, Daniel; AGOSTINI, Luciano;

Apresentador: Felipe Martin Sampaio

Orientador: Luciano Volcan Agostini

Revisor 1: Leomar Soares da Rosa Júnior

Revisor 2: Júlio Carlos Balzano de Mattos

Instituição: Universidade Federal de Pelotas

Resumo:

Atualmente, o processamento de vídeos digitais demanda um alto custo de armazenamento e de transmissão. Nesse contexto, a compressão de vídeo tornou-se uma área de intensa pesquisa em todo o mundo. O H.264/AVC é o mais novo padrão de compressão de vídeo da ISO (International Organization for Standardization) e da ITU (International Telecommunication Union). Este padrão atinge maiores taxas de compressão quando comparado com padrões anteriores, sendo também o que possui a maior complexidade computacional. Essa complexidade dificulta, pelo menos na tecnologia atual, soluções em software para codificadores e decodificadores H.264/AVC quando se deseja processar vídeos de alta resolução em tempo real (30 quadros por segundo). Por essa razão, soluções em hardware vêm sendo investigadas. Este trabalho contribui com o esforço de desenvolvimento de hardware para suporte ao Sistema Brasileiro de TV Digital (SBTVD). A Predição Intra-Quadros, presente nos codificadores de vídeo, utiliza blocos anteriormente processados como referência para a predição dos próximos blocos dentro de um mesmo quadro. Porém, esses blocos devem passar antes por operações de transformada e quantização diretas e inversas para poderem ser utilizados como referências. Cria-se, então, uma dependência de dados que limita o desempenho desse módulo. Este trabalho está focado no módulo das transformadas diretas (T) definido pelo padrão H.264/AVC, o qual é formado pelas transformadas DCT 4x4, Hadamard 4x4 e Hadamard 2x2. Neste sentido, uma arquitetura de alto desempenho para o módulo das transformadas diretas definido no padrão H.264/AVC é proposta, a fim de ser empregada no caminho crítico da Predição Intra-Quadros. Esta arquitetura consome 16 amostras por ciclo e possui uma latência de um ciclo. A arquitetura foi descrita na linguagem de descrição de hardware VHDL e sintetizada para um FPGA Stratix II da Altera. Os resultados de síntese mostram que a arquitetura consome 1.919 ALUTs e 1.151 registradores dedicados do FPGA, atingindo uma frequência máxima de operação de 143 MHz. Estes resultados permitem que este módulo processe até 2,3 bilhões de amostras por segundo. Desta forma, a arquitetura desenvolvida atinge facilmente tempo real quando processa vídeos de altíssima resolução, chegando a processar 203 quadros QHDTV (3840x2048 pixels) por segundo. Deste modo, é possível concluir que a arquitetura proposta está apta a ser empregada no caminho crítico de transformadas da Predição Intra-Quadros.